

**Міністерство освіти і науки України  
НАЦІОНАЛЬНИЙ ТЕХНІЧНИЙ УНІВЕРСИТЕТ УКРАЇНИ  
«КИЇВСЬКИЙ ПОЛІТЕХНІЧНИЙ ІНСТИТУТ ІМЕНІ ІГОРЯ СІКОРСЬКОГО»**

## **Мікропроцесорні системи**

**Методичні рекомендації до самостійної роботи студентів з кредитного  
модуля “Мікропроцесорні системи”**

Київ - 2017

**Міністерство освіти і науки України  
НАЦІОНАЛЬНИЙ ТЕХНІЧНИЙ УНІВЕРСИТЕТ УКРАЇНИ  
«КИЇВСЬКИЙ ПОЛІТЕХНІЧНИЙ ІНСТИТУТ ІМЕНІ ІГОРЯ СІКОРСЬКОГО»**

## **Мікропроцесорні системи**

**Методичні рекомендації до самостійної роботи студентів з кредитного  
модуля “Мікропроцесорні системи”**

Для напрямку підготовки 171 Електроніка  
всіх форм навчання

Затверджено кафедрою промислової електроніки

Київ - 2017

Мікропроцесорні системи. Методичні вказівки до самостійної роботи студентів з кредитного модуля «Мікропроцесорні системи».

Для напряму підготовки 171 Електроніка всіх форм навчання / Уклад.: Т.О.Терещенко, О.В.Хоменко. - К.: НТУУ «КПІ», 2017. - 36 с

*Затверджено на засіданні кафедри промислової електроніки Національний технічний університет України «Київський політехнічний інститут імені Ігоря Сікорського»*

*(Протокол № 1 від 23.08.2017 р.).*

### **Навчальне видання**

#### **Мікропроцесорні системи.**

#### **Методичні рекомендації до самостійної роботи студентів з кредитного модуля “Мікропроцесорні системи”**

для напряму підготовки 171 Електроніки  
всіх форм навчання

Укладачі: *Терещенко Тетяна Олександрівна, докт. техн. наук, проф..*

## ЗМІСТ

ВСТУП .....	4
1. Загальні положення.....	5
2. Таблиця розподілу навчального часу.....	6
3. Календарно-тематичний план.....	8
4. Методичні вказівки по вивченню курсу .....	12
5. Модульна семестрова контрольна робота .....	13
5.1. Комплект завдань першої модульної контрольної роботи .....	15
5.2. Комплект завдань другої модульної контрольної роботи.....	20
6. Індивідуальні завдання з самостійної роботи .....	22
6.1. Комплект індивідуальних завдань з самостійної роботи .....	23
7. Список запитань, що виносяться на екзамен .....	26
8. Система основних рейтингових балів та відповідні критерії оцінювання	30
Навчально-методичні матеріали.....	32

---

## **ВСТУП**

Курс “Мікропроцесорні системи” є компонентом циклу професійної підготовки спеціалістів освітньо-кваліфікаційного рівня «Магістр» за напрямом 6.050802 «Електронні пристрої та системи» (171 Електроніка), і відноситься до циклу дисциплін професійної та практичної підготовки.

Даний курс базується на наступних дисциплінах: «Мікропроцесорна техніка»; «Персональні комп'ютери», «Основи програмування», "Програмування" та «Алгоритмічні мови». Курс є базовим для дисциплін: «Електронні системи» (магістри); «Сучасні напрямки комп'ютерної та мікропроцесорної техніки» (магістри) та основи програмування

## 1. Загальні положення

Мета кредитного модуля: вивчення основних принципів роботи і засобів проектування розподілених мультимікропроцесорних систем та спеціалізованих та промислових мікропроцесорних систем та придбання практичних навиків проектування таких систем.

В процесі вивчення курсу студенти набувають знання з методів та засобів розробки апаратної частини та програмного забезпечення мультимікроконтролерних систем та систем з комп'ютерами.

*Студенти повинні знати:*

- загальні принципи побудови та функціонування мультимікроконтролерних систем
- методи та засоби розробки спеціалізованих та промислових мікропроцесорних систем з персональними комп'ютерами як ланками керування та обчислення керуючого впливу.

*Студенти повинні вміти:*

- самостійно працювати з науково-технічною літературою по мікропроцесорним системам різноманітного призначення;
- використовувати набуті знання при проектуванні спеціалізованих та промислових мікропроцесорних систем
- розробляти програмне забезпечення спеціалізованих та промислових мікропроцесорних систем.

## 2. Таблиця розподілу навчального часу

Розподіл навчального часу за видами занять і завдань з кредитного модуля згідно з робочою навчальною програмою приведено у табл. 1.

Таблиця 1.

Форма навчання	Семестри	Всього кред./годин	Розподіл навчального часу за видами занять <sup>1</sup>						Семестрова атестація
			Лекції	Практичні заняття	Семінари	Лабораторні роботи	Комп'ютерний практикум	СРС	
Денна	9	5,5/165	54	-	-	-	18	93	Екз.

У табл.2 приведено розподіл навчального часу з кредитного модуля за видами занять.

Таблиця 2

Найменування розділів, тем	Розподіл навчального часу			
	Всього	Лекції	Комп. пр.	СРС
<u>Розділ 1 . Розподілені мультимікроконтролерні системи</u>				
Тема 1.1. Основні поняття курсу. Области застосування та принципи побудови розподілених мікроконтролерних систем.	2	2		
Тема 1.2 Мультимікропроцесорна система з інтерфейсом першого рівня UART.	2	2		
Тема 1.3. Послідовний периферійний інтерфейс SPI.	4	4		
Тема 1.4. Шина I2C.	6	6		
Тема 1.5 Двопровідний послідовний інтерфейс TWI.	4	4		
Тема 1.6. CAN інтерфейс.	4	3		
Тема 1.7. Однопровідний інтерфейс 1-Wire.	17	2		15
<b>Контрольна робота №1</b>	6	1		5

<u>Розділ 2. Мікропроцесорні системи на базі бортових та промислових комп'ютерів</u>				
<b>Тема 2.1. Підсистема обробки даних мікросупутника</b>	4	4		
Тема 2.2. Архітектура IBM – сумісних персональних ЕОМ. Організація шин розширення у комп'ютерах.	18	2	4	12
<b>Тема 2.3. Обчислювальний модуль IBM PC.</b>	28	3	10	15
<b>Тема 2.4. CMOS пам'ять і годинник реального часу.</b>	2	2		
<b>Тема 2.5. Підключення обладнання користувача до системної шини ISA</b>	26	2	4	20
Тема 2.6. Адаптер паралельного інтерфейсу.	4	4		
Тема 2.7. Адаптер послідовного інтерфейсу.	2	2		
Тема 2.8. PCI – шина.	2	2		
<b>Тема 2.9. Периферійна шина USB.</b>	2	2		
<b>Контрольна робота №2</b>	6	1		5
<u>Розділ 3. Сучасні мультипроцесорні системи.</u>				
Тема 3.1. Класифікація систем паралельної обробки даних.	2	2		
Тема 3.2 Багатоядерні процесори.	4	4		
<b>Індивідуальне завдання (розрахунково-графічна робота)</b>	15			15
<b>Підготовка до екзамену</b>	6			6
<b>Всього в семестрі</b>	165	54	18	93



### 3. Календарно-тематичний план

Тиждень	Вид та тема занять	Заходи
1	<p><b>Лекція 1.</b> Основні поняття курсу. Перелік задач мікропроцесорних систем у спеціалізованому і промисловому обладнанні. Області застосування та принципи побудови розподілених мікроконтролерних систем. Приклади спеціалізованих та промислових мікропроцесорних систем</p>	Отримання методичних рекомендацій щодо СРС. Отримання індивідуального завдання -розрахункової графічної роботи.
	<p><b>Лабораторна робота 1.</b> <i>Лабораторна робота №1</i> Визначення адреси програмної обробки переривань</p>	
2	<p><b>Лекція 2.</b> Універсальний асинхронний прийомопередаччик (UART). Приклад системи з інтерфейсами RS232 і UART. Апаратне сполучення ПК і мікроконтролера. Схема підключення мікроконтролера. Підпрограма видачі й прийому одного байта інформації. Приклад обміну по UART. Апаратне сполучення ПК і мікроконтролера. Схема підключення мікроконтролера. Підпрограма видачі й прийому одного байта інформації. Приклад обміну по UART.</p>	
	<p><b>Лекція 3.</b> Послідовний периферійний інтерфейс SPI (Serial Peripheral Interface). Особливості архітектури сучасних мікроконтролерних систем, оснащених послідовним периферійним інтерфейсом SPI. Схема підключення двох МК по інтерфейсу SPI. Режими роботи.</p>	
3	<p><b>Лекція 4.</b> Регістри SPI. Базовий та розширений інтерфейс SPI. Архітектура 4х-провідної SPI шини з одним ведучим й декількома веденими. Архітектура 3х-провідної SPI шини з одними ведучим й веденим. Архітектури 4х-провідної SPI шини із двома ведучими. Двопроцесорні архітектури з поділюваним ресурсом SPI. МК ST7Lite.</p>	Захист лабораторної роботи №1
	<p><b>Лабораторна робота 2.</b> <i>Лабораторна робота №2</i> Пошук програми обробки переривань INT8 в BIOS</p>	
4	<p><b>Лекція 5.</b> Загальні відомості. Достоїнства та недоліки шини I2C. Приклад конфігурації шини. Підключення I2C-пристроїв до шини. Пересилка біта даних.</p>	

	Сигнали START і STOP. Пересилка байта. Підтвердження.	
	<b>Лекція 6.</b> Синхронізація. Арбітраж. Використання механізму синхронізації як процедури керування зв'язком. Формати з 7-бітною адресою. Адреса загального виклику. Байт СТАРТУ.	
<b>5</b>	<b>Лекція 7.</b> Сумісність із CBUS. Підключення I2C пристроїв. Доповнення до специфікації шини I <sup>2</sup> C Швидкий режим. 10-бітна адресація	
	<b>Лабораторна робота 3.</b> <i>Лабораторна робота №3</i> Аналіз дії програми INT8.	Захист лабораторної роботи №2
<b>6</b>	<b>Лекція 8.</b> Двопровідний послідовний інтерфейс TWI. Відмінні риси. Визначення шини TWI. Використання модуля TWI як провідного інтерфейсу I2C. Виводи SCL й SDA. Блок генератора швидкості зв'язку. Блок шинного інтерфейсу. Блок виявлення адреси. Блок керування. Опис регістрів TWI.	
	<b>Лекція 9.</b> Рекомендації з використання TWI. Послідовність обслуговування TWI при типовій передачі. Приклад на Асемблері та Сі.	
<b>7</b>	<b>Лекція 10.</b> Визначення. Характеристики. Принцип роботи. Ідентифікатори. Фізична шина. Висока надійність. Мережева гнучкість та легкість розширення. Формат посилки.	
	<b>Лабораторна робота 4.</b> <i>Лабораторна робота №4</i> Визначення періоду слідування імпульсів IRQ0	Захист лабораторної роботи №3
<b>8</b>	<b>Лекція 11.</b> Арбітраж CAN-шини. Виявлення помилок. Циклічний контроль по надмірності. Поточний контроль логічного рівня бітів. Контроль переданого поля бітів. Контроль заповнення бітів. Контроль сигналу "Підтвердження Прийому". Прапор помилки. Формат CAN-повідомлення.	
	<b>Лекція 12.</b> Системи ідентифікації й контролю доступу (технологія iButton або Touch Memory). Програмування убудованої пам'яті інтегральних компонентів. Системи автоматизації (технологія мереж MicroLAN). Апаратна реалізація інтерфейсу 1-Wire. Протокол обміну	
<b>9</b>	<b>Лекція 13.</b>	

	Підсистема обробки даних мікросупутника. Характеристики. Архітектура та склад. Режими роботи.	
	<b>Лабораторна робота 5.</b> <i>Лабораторна робота 5.</i> Маскування і демаскування переривання IRQ0	Захист лабораторної роботи №4
	<b>Модульна контрольна робота №1</b>	Проведення модульної контрольної роботи №1.
<b>10</b>	<b>Лекція 14.</b> Побудова структури ПЗ системи. Вибір та обґрунтування структурних частин підсистеми. Основний та резервний бортові комп'ютери. Характеристики. Архітектура та склад. Режими роботи. Побудова структури ПЗ системи. Вибір та обґрунтування структурних частин підсистеми. Основний та резервний бортові комп'ютери <b>Лекція 15.</b> Архітектура IBM – сумісних персональних ЕОМ. Організація шин у комп'ютері IBM PC/AT Типи шин. Шина ISA. Шина EISA (Extended ISA). Шина MCA. Локальна шина VLB . Шина PCI. Шини блокнотних комп'ютерів.	Перша атестація
<b>11</b>	<b>Лекція 16.</b> Обчислювальний модуль IBM PC. Функції і взаємодія елементів системного модуля Дешифрація периферійних мікросхем на системній платі. <b>Лабораторна робота 6.</b> <i>Лабораторна робота №6</i> Дослідження системи переривань та генерації звуку за допомогою таймера	Захист лабораторної роботи №5
<b>12</b>	<b>Лекція 17.</b> Системний таймер. Системний порт. Система переривань IBM <b>Лекція 18.</b> CMOS пам'ять і годинник реального часу	
<b>13</b>	<b>Лекція 19.</b> Адресація периферійних адаптерів. Підключення обладнання користувача до системної шини ISA без переривання. Підключення обладнання користувача до системної шини ISA за перериванням. <b>Лабораторна робота 7</b>	Проведення додаткових відлагоджень програм. Захист лабораторної роботи №6.
	<b>Модульна контрольна робота №2</b>	Проведення модульної контрольної роботи №2
<b>14</b>	<b>Лекція 20</b>	Друга атестація

	<p>Призначення. Структурна схема адаптера. Інтерфейс Centronics. Функції BIOS для LPT-порту.</p> <p><b>Лекція 21</b> Розширення паралельного порту. Режими передачі даних. Напівбайтний режим введення— Nibble Mode. Двонапрямлений байтний режим Byte Mode. Режим EPP. Режим ECP. Конфігурування LPT-портів. Використання паралельних портів.</p>	
15	<p><b>Лекція 22.</b> Переваги та недоліки послідовної передачі. Призначення. Структурна схема адаптера. Фазова, бітова та послівна синхронізація. Часова діаграма передачі даних послідовного інтерфейсу. Інтерфейс RS-232C. Технічні характеристики. Рівні сигналів RS-232C на передавальному та приймальному кінцях лінії зв'язку. Програмне забезпечення послідовного порту</p>	Здача розрахункової графічної роботи.
	<p><b>Лабораторна робота 8</b></p>	Проведення додаткових відлагоджень програм. Захист лабораторних робіт №1 - №6
16	<p><b>Лекція 23.</b> Сигнали шини PCI. Розведення шини PCI. Цикли шини. Часові діаграми шини PCI. Шина PCI-X</p>	
	<p><b>Лекція 24.</b> Специфікація USB. Технологія USB 2.0. Багаторівневе каскадування. Функції хоста, концентратора (хаба), Параметри функціонального пристрою. Типи передач. Режими шини. Пакети даних. Протоколи обміну.</p>	
17	<p><b>Лекція 25</b> Архітектури обчислювальних мікропроцесорних систем з одним потоком команд і одним потоком даних; з одним потоком команд і множинним потоком даних; із множинним потоком команд і одним потоком даних; із множинними потоками команд і даних.</p>	
	<p><b>Лабораторна робота 9</b></p>	Проведення додаткових відлагоджень програм. Захист лабораторних робіт №1 - №6
18	<p><b>Лекція 26.</b> Передумови переходу до багатоядерної структури МП. Архітектура багатоядерних процесорів. Симетричні мікропроцесорні системи. Системи з неоднорідним доступом до пам'яті. Кластери.</p>	Захист розрахункової графічної роботи.
	<p><b>Лекція 27.</b> Двоядерні процесори Intel Core 2 Duo.</p>	

---

#### **4. Методичні вказівки по вивченню курсу**

На лекціях викладається основний зміст кредитного модуля дисципліни. Читання лекцій супроводжується розглядом прикладів застосування мікроконтролерів та інтерфейсних схем, що поглиблюють розуміння лекційного матеріалу.

На лабораторних заняттях студенти опановують практичне використання знань по архітектурі та програмному забезпеченню сучасних систем з мікропроцесорами та комп'ютерами.

Метою семінарських занять є закріплення теоретичних положень найважливіших розділів і тем навчального матеріалу.

Важлива роль у засвоєнні дисципліни приділяється самостійній роботі студентів. Ця робота полягає у вивченні теоретичних відомостей, що отримані під час лекцій, виконання поточних завдань, підготовки до модульної контрольної роботи та екзамену.

Результативність самостійної роботи перевіряється за допомогою поточного опитування, результатів вирішення студентами ряду завдань під час проведення лекцій, результатів захисту лабораторних робіт, результатів модульних контрольних робіт з розділів курсу та екзамену з дисципліни.

Значна роль у програмі курсу належить розрахунково-графічній роботі. Виконання такої роботи потребує ретельного засвоєння матеріалу лекцій та лабораторних робіт.

## 5. Модульна семестрова контрольна робота

Модульна контрольна робота проводиться у формі двох контрольних робіт перед атестаційними тижнями.

Метою контрольних робіт є перевірка ступеня засвоєння студентами лекційного матеріалу, вміння самостійно обирати напрямки вирішення задач розробки елементарних проектів по розробці прикладного програмного забезпечення.

Тематика задач першої та другої контрольних робіт узгоджена з напрацьованим лекційним матеріалом та тематикою виконаних лабораторних робіт.

### Контрольна робота №1.

**Тема:** «Інтерфейси мультимікроконтролерних систем».

#### Розділ 1 . Розподілені мікроконтролерні системи

*Тема 1.1.* Основні поняття курсу. Області застосування та принципи побудови розподілених мікроконтролерних систем.

*Тема 1.2.* Мультимікропроцесорна система з інтерфейсом першого рівня UART. Принципи організації мультимікропроцесорних систем. Узагальнена структурна схема мультимікропроцесорної системи

*Тема 1.3.* Послідовний периферійний інтерфейс SPI

*Тема 1.4.* Шина I2C.

*Тема 1.5* Двопровідний послідовний інтерфейс TWI.

*Тема 1.6.* CAN інтерфейс.

*Тема 1.7.* Однопровідний інтерфейс 1-Wire.

### Контрольна робота №2.

**Тема:** «Мікропроцесорні системи на базі ПК».

---

## **Розділ 2. Мікропроцесорні системи на базі бортових та промислових комп'ютерів**

*Тема 2.2.* Архітектура IBM – сумісних персональних ЕОМ. Організація шин розширення у комп'ютерах.

*Тема 2.3.* Обчислювальний модуль IBM PC.

*Тема 2.6.* Адаптер паралельного інтерфейсу.

*Тема 2.7.* Адаптер послідовного інтерфейсу

*Тема 2.8.* PCI – шина.

*Тема 2.9.* Периферійна шина USB.

## **Розділ 3. Сучасні мультипроцесорні системи.**

*Тема 3.1.* Класифікація систем паралельної обробки даних

### 1.1. Комплект завдань першої модульної контрольної роботи

1. Якою буде швидкість передачі по інтерфейсу SPI, якщо вміст регістра SPIOCKR дорівнює {b} (в кілободах)? Значення частоти системного генератора прийняти 1 МГц.

2. Скільки байт передається за {t} сек при використанні інтерфейсу I2C в стандартному режимі?

3. Скільки байт передається по I2C інтерфейсу за {t} сек в швидкому режимі?

4. Поставте у відповідність довжину формату пересилки та швидкість режимів роботи UART.

режим 1	8 біт, швидкість фіксована
режим 3	10 біт, швидкість програмована
режим 0	11 біт, швидкість фіксована
режим 2	11 біт, швидкість програмована

5. Які принципи мережного арбітражу використовуються в наступних мережах?

принцип передачі маркера	мережа Modbus
принцип опитування	Profibus
принцип випадкового доступу	Ethernet



6. В чому полягає вдосконалення архітектури 4x-проводної SPI шини з одним ведучим і декількома веденими?

7. Який пристрій починає тайм-слот при передачі від ведучого до ведомого пристрою по інтерфейсу 1 wire?

а. ведучий

б. ведений

8. Скільки режимів роботи у послідовному інтерфейсі UART мікроконтролера МК-51?

а. 3

б. 5

в. 4

г. 2

9. Скільки семплів використовується для визначення біта даних в передачі по інтерфейсу UART?

а. 1

б. 5

в. 2

г. 3

д. 4

10. Скільки семплів використовується для визначення старт-біта в передачі по інтерфейсу UART?

а. 2

б. 3

в. 1

г. 5

д. 4

**11.** Скільки семплів використовується для визначення стоп-біта в передачі по інтерфейсу UART?

- a. 5
- b. 1
- c. 4
- d. 3
- e. 2

**12.** Які задачі вирішують інтелектуальні вузли розподіленої мікроконтролерної мережі?

- a. видача керуючих сигналів
- b. мультимедійні дії
- c. побудова трансп'ютерної мережі
- d. паралельні обчислення
- e. побудова масово паралельних обчислювальних систем
- f. обробка даних з датчиків
- g. обчислення згортки
- h. цифрова обробка сигналів

**13.** Початок передачі даних по інтерфейсу I2C визначається при виконанні умови

- a. SDA=1, передній фронтSCL
- b. SDA=1, задній фронтSCL
- c. SCL=1, задній фронтSDA
- d. SDA=0, задній фронтSCL
- e. SCL=1, передній фронтSDA
- f. SDA=0, передній фронтSCL

g. SCL=0, передній фронтSDA

h. SCL=0, задній фронтSDA

**14.** Кінець передачі даних по інтерфейсу I2C визначається при виконанні умови

a. SDA=0, задній фронтSCL

b. SCL=0, задній фронтSDA

c. SCL=1, задній фронтSDA

d. SDA=1, передній фронтSCL

e. SCL=1, передній фронтSDA

f. SDA=1, задній фронтSCL

g. SDA=0, передній фронтSCL

h. SCL=0, передній фронтSDA

**15.** Які інтерфейси використовуються в розподілених мікроконтролерних мережах?

a. I2C

b. EISA

c. SPI

d. TW!

e. PCI

f. UART

g. 1-wire

h. ISA

**16.** Скільки байт передається за 16 сек при використанні інтерфейсу I2C в стандартному режимі?

**17.** Яка максимальна швидкість передачі в системі з CAN інтерфейсом (в кбод)?

- 
- 18.** Яка максимальна відстань передачі в системі з CAN інтерфейсом (в м)?
- 19.** Назвіть максимальну кількість мікросхем в системі з CAN інтерфейсом
- 20.** Який інтерфейс мікроконтролер Atmel використовує для програмування пам'яті EEPROM ?
- 21.** Назвіть максимальну кількість мікросхем в системі з TWI
- 22.** Яка швидкість передачі в системі з TWI в стандартному режимі (в кбод)?

## 1.2. Комплект завдань другої модульної контрольної роботи

1. Яка архітектура мікропроцесорних систем реалізує єдиний потік команд і множинний потік даних?

- a. SISD
- b. MISD
- c. SIMD
- d. MIMD

2. Яка архітектура мікропроцесорних систем реалізує єдиний потік команд і єдиний потік даних?

- a. SIMD
- b. SISD
- c. MIMD
- d. MISD

3. Яка архітектура мікропроцесорних систем реалізує множинний потік команд і єдиний потік даних?

- a. SIMD
- b. SISD
- c. MISD
- d. MIMD

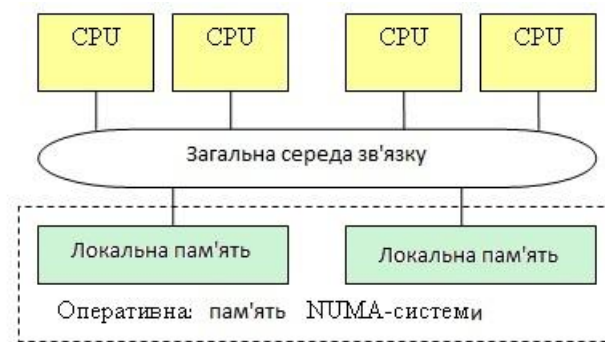
4. Яка архітектура мікропроцесорних систем реалізує множинний потік команд і множинний потік даних?

- a. MISD
- b. MIMD
- c. SIMD
- d. SISD

5. Виберіть архітектуру, яка відповідає MISD.

- a. схема в
- b. схема б
- c. схема г
- d. схема а

6. Яка архітектура багатоядерних процесорів зображена на малюнку?



- a. NUMA-система
- b. Кластерна система
- c. SMP-система

7. Назвіть передумову переходу до багатоядерної структури МП.

- a. закон Мура
- b. необхідність зменшення енергоспоживання
- c. нова архітектура операційних систем
- d. застосування нових матеріалів

## 2. Індивідуальні завдання з самостійної роботи

Індивідуальне семестрове завдання виконується у формі розрахункової роботи.

Метою виконання роботи є оволодіння наскрізним циклом розробки мікропроцесорних та мультимікропроцесорних систем, зокрема системи: персональний комп'ютер – мікроконтролер.

Виконання розрахунково-графічної роботи передбачає наступні етапи:

- огляд існуючих систем з аналогічним призначенням. Аналіз основних властивостей цих систем. Визначення основних функцій системи, що розробляється;
- розробка структурної та принципової схем системи.
- розробка алгоритмів програми ПК та мікроконтролера;
- розробка програми;
- висновки по роботі.

Конкретна тематика робіт узгоджується з лектором. У загальному випадку тема роботи передбачає розробку мультимікропроцесорної системи, що реалізує функції програматора (емулятора ПЗП, генератора сигналів заданої форми, керованого з боку комп'ютера, тощо)

**2.1. Комплект індивідуальних завдань з самостійної роботи**

<b>ЗАВДАННЯ №1</b>
Розробити принципову схему і програмне забезпечення системи системи ПЕОМ ІВМ РС/АТ - програматор ІМС 27с64
<b>ЗАВДАННЯ №2</b>
Розробити принципову схему і програмне забезпечення системи ПЕОМ ІВМ РС/АТ - програматор ІМС Intel28F020
<b>ЗАВДАННЯ №3</b>
Розробити принципову схему і програмне забезпечення системи ПЕОМ ІВМ РС/АТ - емулятор ПЗП К573РФ6А
<b>ЗАВДАННЯ №4</b>
Розробити принципову схему і програмне забезпечення системи ПЕОМ ІВМ РС/АТ - емулятор ПЗП 228Кх32
<b>ЗАВДАННЯ №5</b>
Розробити принципову схему і програмне забезпечення системи ПЕОМ ІВМ РС/АТ - програматор ОМЭВМ Intel 87С52
<b>ЗАВДАННЯ №6</b>
Розробити принципову схему і програмне забезпечення системи ПЕОМ ІВМ РС/АТ - вимірювач температури на базі терморпар "хромель-алюмель" і проміжним перетворенням "напруга-частота"
<b>ЗАВДАННЯ №7</b>
Розробити принципову схему і програмне забезпечення системи ПЕОМ ІВМ РС/АТ - програматор ІМС К2826ВЕ752.
<b>ЗАВДАННЯ №8</b>
Розробити принципову схему і програмне забезпечення системи ПЕОМ ІВМ РС/АТ - формувач кусочно-лінійної залежності $U(t)$ .
<b>ЗАВДАННЯ №9</b>
Розробити принципову схему і програмне забезпечення системи ПЕОМ ІВМ РС/АТ - генератор квазі синусоїдальної напруги
<b>ЗАВДАННЯ №20</b>
Розробити принципову схему і програмне забезпечення системи ПЕОМ ІВМ РС/АТ - 32-канальний 26-розрядний АЦП
<b>ЗАВДАННЯ №22</b>
Розробити принципову схему і програмне забезпечення системи ПЕОМ ІВМ РС/АТ - 26-канальний 32-розрядний ЦАП
<b>ЗАВДАННЯ №22</b>
Розробити принципову схему і програмне забезпечення системи ПЕОМ ІВМ РС/АТ - 26-канальний 32-розрядний ЦАП
<b>ЗАВДАННЯ №23</b>
Розробити принципову схему і програмне забезпечення системи ПЕОМ ІВМ РС/АТ - вимірювач напруги з проміжним перетворенням "напруга-частота"



## ЗАВДАННЯ №24

Розробити принципову схему і програмне забезпечення системи ПЕОМ ІВМ РС/АТ - генератор імпульсів

## ЗАВДАННЯ №25

Розробити принципову схему і програмне забезпечення системи ПЕОМ ІВМ РС/АТ - вимірювач температури на базі терморезисторів "хромель-алюмель".

## ЗАВДАННЯ №26

Розробити принципову схему і програмне забезпечення системи ПЕОМ ІВМ РС/АТ - формувач змінної трапецеїдальної напруги

## ЗАВДАННЯ №27

Розробити принципову схему і програмне забезпечення системи ПЕОМ ІВМ РС/АТ - формувач кусочно-лінійної залежності  $U(t)$

## ЗАВДАННЯ №28

Розробити принципову схему і програмне забезпечення системи ПЕОМ ІВМ РС/АТ - формувач кусочно-лінійної залежності  $U(t)$

## ЗАВДАННЯ №29

Розробити принципову схему і програмне забезпечення системи ПЕОМ ІВМ РС/АТ - 8-канальний 64-розрядний ЦАП

## ЗАВДАННЯ №20

Розробити принципову схему і програмне забезпечення системи ПЕОМ ІВМ РС - пристрій тестування блоку живлення.

## ЗАВДАННЯ №22

Розробити принципову схему і програмне забезпечення системи ПЕОМ ІВМ РС - вимірювач частоти.

## ЗАВДАННЯ №22

Розробити принципову схему і програмне забезпечення системи ПЕОМ ІВМ РС - пристрій контролю якості електроенергії.

## ЗАВДАННЯ №23

Розробити принципову схему і програмне забезпечення системи ПЕОМ ІВМ РС/АТ - автоматичний фазометр

## ЗАВДАННЯ №24

Розробити принципову схему і програмне забезпечення системи ПЕОМ ІВМ РС/АТ - автоматичний фазометр

## ЗАВДАННЯ №25

Розробити принципову схему і програмне забезпечення системи ПЕОМ ІВМ РС/АТ - автоматичний фазометр

## ЗАВДАННЯ №26

Розробити принципову схему і програмне забезпечення системи ПЕОМ ІВМ РС/АТ - пристрій відображення форми сигналу

ЗАВДАННЯ №27

Розробити принципову схему і програмне забезпечення системи ПЕОМ ІВМ РС/АТ - генератор пилкоподібної / трикутної напруги

ЗАВДАННЯ №28

Розробити принципову схему і програмне забезпечення системи ПЕОМ ІВМ РС/АТ - пристрій зарядки / тренування свинцевих акумуляторів.

ЗАВДАННЯ №29

Розробити принципову схему і програмне забезпечення системи ПЕОМ ІВМ РС/АТ - вимірювач температури і вологості зерна на елеваторі.

ЗАВДАННЯ №30

Розробити принципову схему і програмне забезпечення системи ПЕОМ ІВМ РС - пристрій контролю освітленості в приміщенні.

### 3. Список запитань, що виносяться на екзамен

1. Які задачі вирішують інтелектуальні вузли розподіленої мікроконтролерної мережі? Вкажіть переваги перед централізованою системою
2. Які інтерфейси використовуються в розподілених мікроконтролерних мережах?
3. Які є методи арбітражу в розподілених мікроконтролерних мережах?
4. Коротко опишіть режими роботи послідовного інтерфейсу мікроконтролера МК-51.
5. Опишіть регістри інтерфейсу SPI.
6. Коротко опишіть роботу інтерфейсу SPI.
7. Опишіть архітектуру 4x–проводної SPI шини з одним ведучим і декількома веденими. Як її можна вдосконалити?
8. Опишіть архітектуру 4x–проводної SPI шини з двома ведучими. Як її можна вдосконалити?
9. Опишіть двопроцесорну архітектуру SPI шини з ресурсом, що розділяється.
10. Опишіть двопроцесорну архітектуру SPI шини з розділеним ресурсом і лініями запиту шини.
11. Область застосування шини I2C? Вкажіть її переваги і недоліки.
12. Як здійснюється підключення I2C-приладів до шини?
13. Як здійснюється пересилка біта даних по шині I2C?
14. Опишіть сигнали START и STOP шини I2C.
15. Опишіть формат байта шини I2C.
16. Як здійснюється підтвердження при передачі даних шини I2C?
17. Як здійснюється синхронізація по шині I2C?
18. Як здійснюється арбітраж по шині I2C?

19. Як використовується механізм синхронізації при процедурі управління по шині I2C?
20. Як здійснюється 7-бітова адресація по шині I2C?
21. загального виклику для шини I2C.
22. Опишіть призначення байту старту для шини I2C.
23. Опишіть основні характеристики двопровідного послідовного інтерфейсу TWI.
24. Опишіть блок генератора швидкості зв'язку модуля TWI.
25. Опишіть блок шинного інтерфейсу модуля TWI.
26. Опишіть блок виявлення адреси модуля TWI.
27. Опишіть блок керування. модуля TWI
28. Коротко опишіть регістри TWI.
29. Яка послідовність обслуговування TWI при типовій передачі?
30. Дайте визначення CAN інтерфейсу.
31. Опишіть технічні характеристики CAN інтерфейсу.
32. Принцип роботи CAN інтерфейсу.
33. Ідентифікатори CAN інтерфейсу.
34. Фізична шина CAN інтерфейсу.
35. Як досягається висока надійність CAN інтерфейсу?
36. Як здійснюється арбітраж CAN шини?
37. Як здійснюється виявлення помилок CAN шини?
38. Опишіть формат CAN повідомлення.
39. Коротко опишіть однопровідний інтерфейс 1-Wire.
40. Для чого використовується система автоматизації на базі мереж MicroLAN?
41. Як здійснюється обмін інформацією по шині 1-Wire?
42. Які існують типи системних шин, і чим вони відрізняються? Коротко пояснити.
43. Опишіть шину ISA. В чому її особливості?

44. Опишіть шину EISA. В чому її особливості?
45. Опишіть шину MCA. В чому її особливості?
46. Опишіть шину VLB. В чому її особливості?
47. Опишіть шину PCI. В чому її особливості?
48. Опишіть шини блокнотних комп'ютерів.
49. Як організована системна шина в комп'ютері IBM PC AT
50. Структурна схема системного модуля
51. Функції південного моста системного модуля
52. Функції північного моста системного модуля
53. Схема дешифратора периферійних пристроїв системного модуля
54. Схема та функції системного таймеру
55. Які функції виконує системний порт?
56. Які дані зберігає CMOS пам'ять?
57. Структурна схема системи переривань IBM PC AT
58. Для чого потрібен адаптер паралельного інтерфейсу? Які три групи ліній має адаптер?
59. Часова діаграма роботи LPT-порта.
60. Які кроки включає в себе процедура виведення байту по інтерфейсу Centronics?
61. Опишіть функції BIOS для LPT-порта.
62. Опишіть режими передачі даних по протоколу Centronics.
63. Як реалізується напівбайтний режим введення – Nibble Mode?
64. Як реалізується двонаправлений байтний режим – Byte Mode?
65. Для чого призначений протокол EPP? Коротко опишіть цикли обміну які забезпечує даний протокол.
66. Для чого призначений протокол ECP? Коротко опишіть цикли обміну які забезпечує даний протокол.
67. Як проводиться узгодження режимів IEEE1284?

- 
68. Вкажіть переваги та недоліки послідовної передачі. Як здійснюється фазова синхронізація?
  69. Як здійснюється послівна і бітова синхронізація?
  70. Коротко опишіть інтерфейс RS-232-C. Вкажіть в чому його особливість, як здійснюється передача даних? Які лінії зв'язку використовуються при даному інтерфейсі?
  71. Коротко опишіть інтерфейс RS-485. В чому відмінність RS-485 від RS-232-C?
  72. Для чого призначена периферійна шина USB?
  73. Опишіть технологію USB.
  74. Які функції виконує хост в шині USB?
  75. Які функції виконує хаб в шині USB?
  76. Які типи каналів може надати шина USB? Коротко описати кожен із них.
  77. Які існують режими роботи шини USB?
  78. Як здійснюється обмін даними по шині USB?

## 4. Система основних рейтингових балів та відповідні критерії оцінювання

Рейтинг студентів з дисципліни складається з балів, що отримуються:

- за 1 розрахунково-графічну роботу (РГР)
- за 6 лабораторних робіт (ЛР);
- за 2 контрольні роботи (КР2, КР2)

Система рейтингових (вагових) балів та критерії оцінювання

### 1. Розрахункова робота

- робота виконана вчасно з елементами творчості,  
без помилок..... 30
- робота виконана вчасно без помилок..... 24
- робота виконана з незначними помилками..... 18
- робота виконана із значними помилками..... 12
- робота не зарахована..... 0

### 2. Лабораторна робота:

- повне виконання (захист ЛР відбувається на наступному занятті)... 7
- зменшення рейтингу за затримку захисту ЛР на кожне наступне заняття на 1
- захист після 31 грудня .....0

### 3. Контрольні на лекціях:

	КР	КР2
- контрольна виконана без помилок.....	14	14
- контрольна виконана з незначними помилками.....	12	12
- контрольна виконана із значними помилками .....	8	8
- контрольна не виконана.....	0	0

Розрахунок шкали рейтингу

$$R = 30 + 6 \cdot 7 + 14 + 14 = 100 \text{ балів}$$

Для отримання студентом відповідної семестрової оцінки “автоматом” його рейтинг з дисципліни має бути:

Оцінка ECTS	Кількість балів за семестр	Традиційна оцінка
A – відмінно	85 ÷ 200	Відмінно
B – дуже добре	80 ÷ 84	Дуже добре
C – добре	70 ÷ 79	Добре
D – задовільно	60 ÷ 69	Задовільно
E – достатньо (задовольняє мінімальні критерії)	55 ÷ 59	Достатньо
FX – незадовільно	40 ÷ 54	Не задовільно
F – недопущено (необхідна додаткова робота)	< 40	Не допущено

**Необхідною умовою допуску до екзамену є:**

- зарахований цикл лабораторних робіт;
- попередній рейтинг  $\geq 40$  балів.

**Студенти, які отримали оцінку «F», до екзамену не допускаються**

Студенти, які набрали протягом семестру кількість балів ( $R \geq 55$ ) мають можливість:

- не складати екзамен і отримати екзаменаційну оцінку “автоматом” відповідно до набраного рейтингу згідно з наведеною таблицею;
- складати екзамен з метою підвищення екзаменаційної оцінки. При цьому попередній рейтинг студента з дисципліни скасовується і він отримує оцінку тільки за результатом складання диференційного заліку.

Студенти, які набрали протягом семестру рейтинг з дисципліни  $R < 55$ , повинні складати екзамен



## Навчально-методичні матеріали

### ОСНОВНА ЛІТЕРАТУРА

1. Дистанційний курс Спеціалізовані та промислові мікропроцесорні системи; Сертифікат УЦДО від 15.05.2012; № НМП №2536 - режим доступу до ресурсу:  
<http://moodle.udec.ntu-kpi.kiev.ua/moodle/course/view.php?id=309>
2. Жуйков В.Я., Терещенко Т.О., Петергеря Ю.С. Електронний підручник «Мікропроцесори і мікроконтролери» - 2009 Гриф надано Міністерством освіти і науки України (лист № 1.4\_18-Г-114 від 10.01.2009 р. - режим доступу до ресурсу:  
<http://www.kaf-pe.ntu-kpi.kiev.ua>
3. Жуйков В.Я., Терещенко Т.О., Ямненко Ю.С. Заграничний А.В. Електронний підручник "Мікропроцесорна техніка". - Рекомендовано до друку Вченою Радою НТУУ «КПІ» протокол №6 від 16.05.2016 р. режим доступу до ресурсу: [http://kaf-pe.kpi.ua/?page\\_id=675](http://kaf-pe.kpi.ua/?page_id=675)  
<http://ela.kpi.ua/handle/123456789/18969>
4. Мікропроцесорна техніка : підручник / В. Я. Жуйков, Т. О. Терещенко, Ю. С. Ямненко – 3-тє вид., перероб. і допов. – Київ: НТУУ «КПІ» Вид-во «Політехніка», 2015. – 440
5. Мікропроцесорна техніка: Навчальний посібник / В.Я. Жуйков, О.І. Захожай, Ю.Е. Паеранд, Т. О. Терещенко Алчевськ: ДонДГУ, 2013 – 497 с. Рекомендовано Міністерством освіти і науки України (лист МОН 1/11-12151; дата 22.12.2011)
6. Абель П. Язык Асемблера для IBM PC и программирование / Пер. с англ. Ю.В. Сальникова. – М.: Высш.шк., 1992. – 447 с.
7. Терещенко Т. О., Тодоренко В.А., Батрак Л.М., Ямненко Ю. С. Мікропроцесорні пристрої. Навчальний посібник для студентів спеціальності «Електроніка». - К.: НТУУ «КПІ ім. Ігоря Сікорського»,

2017. - 244с. Гриф надано Вченою радою КПІ ім.Ігоря Сікорського, протокол №6 від 12.06.2017 р.
8. Абель П. Язык Асемблера для IBM PC и программирование / Пер. с англ. Ю.В. Сальникова. – М.: Высш.шк., 1992. – 447 с.
  9. Гук М. Аппаратные интерфейсы ПК. Энциклопедия– М: Питер, 2002. – 528 с.
  - 10.Джордейн Р. Справочник программиста персональных компьютеров типа IBM PC, XT и AT. Москва: Издательство «Финансы и статистика», 1992.- режим доступа до ресурсу:  
[http://publ.lib.ru/ARCHIVES/D/DJORDEYN\\_Robert/\\_Djordeyn\\_R..html](http://publ.lib.ru/ARCHIVES/D/DJORDEYN_Robert/_Djordeyn_R..html)
  - 11.Корнеев В.В., Киселев А.В. Современные микропроцессоры. – М. НОЛИДЖ, 2003. – 448 с.
  - 12.Описание шины I2C - режим доступа до ресурсу: [http://www.itt-ltd.com/reference/ref\\_i2c.html](http://www.itt-ltd.com/reference/ref_i2c.html)
  - 13.Описание шины CAN- - режим доступа до ресурсу:: [http://itt-ltd.com/reference/ref\\_can.html](http://itt-ltd.com/reference/ref_can.html)
  - 14.Принцип действия шины TWI. режим доступа до ресурсу  
[http://www.gaw.ru/html.cgi/txt/doc/micros/avr/arh\\_xmega\\_a/19\\_3.htm](http://www.gaw.ru/html.cgi/txt/doc/micros/avr/arh_xmega_a/19_3.htm)
  - 15.1-Wire-интерфейс - режим доступа до ресурсу: <http://www.elin.ru/1-Wire/>
  - 16.Аннотации и статьи, касающиеся вопроса о шинах - режим доступа до ресурсу: [www.gamecenter.ru](http://www.gamecenter.ru)
  - 17.Шины ISA и EISA- режим доступа до ресурсу:  
[http://device.com.ru/material/shini\\_7.shtml](http://device.com.ru/material/shini_7.shtml)
  - 18.LPT EPP параллельный порт- режим доступа до ресурсу  
<http://affon.narod.ru/LPTEPP.html>
  - 19.В чем отличия интерфейсов RS-232, RS-422 и RS-485? - режим доступа до ресурсу <https://ipc2u.ru/articles/prostye-resheniya/otlichiya-interfeysov-rs-232-rs-422-rs-485/>

- 
20. Шина PCI (Peripheral Component Interconnect bus) - режим доступу до ресурсу: <https://www.ixbt.com/mainboard/pci.html>
  21. PCI Express: пункт прибуття 2014 год - режим доступу до ресурсу: <https://www.ixbt.com/mainboard/pci-express.shtml>
  22. Universal serial bus - режим доступу до ресурсу: <http://www.usb.org>
  23. Core 2 Duo - режим доступу до ресурсу: [http://ru.wikipedia.org/wiki/Intel\\_Core\\_2\\_Duo](http://ru.wikipedia.org/wiki/Intel_Core_2_Duo)
  24. Клименко І.А. Класифікація та архітектурні особливості програмованих мультипроцесорних систем на кристалі // Проблеми інформатизації та управління: Зб.наук.пр.– К.: Вид-во нац. авіац. ун-ту «НАУ- друк», 2012.– Вип. 1(36).
  25. Описание шины PCI - режим доступу до ресурсу: <http://www.elart.narod.ru/articles/article32/article32.pdf>
  26. Последовательный интерфейс SPI (3-wire) - режим доступу до ресурсу: <http://www.gaw.ru/html.cgi/txt/interface/spi/index.htm>

## 7.2. ДОДАТКОВА ЛІТЕРАТУРА

1. Дитрих Д., Артемов Н.И., Низамутдинов О.Б., Белковский С.В. Fieldbus-концепция построения систем промышленной автоматизации // Приборы и системы. Управление, Контроль, Диагностика, 11/2000. – С. 35-38.
2. Белковский С.В., Файзрахманов Р.А. Информационная модель синтеза структуры распределенных АСУТП на основе промышленной сети // Информационные управляющие системы: Сб. науч. тр. / ПГТУ. – Пермь, 2005. – С. 240-244.

- 
3. Белковский С.В. Анализ протокола в системах полевых шин // Теоретические и прикладные аспекты информационных технологий: Сб. науч. тр. / НИИУМС. – Пермь, 1999. – Вып. 48. – С. 136-138.
  4. Silicon Labs EFM32™ 32-bit Microcontrollers (MCUs)- 2016. - режим доступу до ресурсу: <https://www.silabs.com/products/mcu/32-bit>  
<http://www.silabs.com>
  5. Процесори і з чим їх їсти <http://www.opengamer.com.ua/procesory-i-z-chym-jih-jisty/>
  6. Основні характеристики мікропроцесорів- режим доступу до ресурсу: [http://web.kpi.kharkov.ua/ea/wp-content/uploads/sites/25/2017/02/Konspekt\\_lekciy.pdf](http://web.kpi.kharkov.ua/ea/wp-content/uploads/sites/25/2017/02/Konspekt_lekciy.pdf)