

**Міністерство освіти і науки України  
НАЦІОНАЛЬНИЙ ТЕХНІЧНИЙ УНІВЕРСИТЕТ УКРАЇНИ  
«КИЇВСЬКИЙ ПОЛІТЕХНІЧНИЙ ІНСТИТУТ ІМЕНІ ІГОРЯ СІКОРСЬКОГО»  
ФАКУЛЬТЕТ ЕЛЕКТРОНІКИ  
КАФЕДРА «ПРОМИСЛОВОЇ ЕЛЕКТРОНІКИ»**

***КОМПЛЕКТ ЕКЗАМЕНАЦІЙНИХ БІЛЕТІВ  
КРЕДИТНОГО МОДУЛЯ***

**«СПЕЦІАЛІЗОВАНІ І ПРОМИСЛОВІ МІКРОПРОЦЕСОРНІ  
СИСТЕМИ»**

<b>підготовки</b>	<b>магістр</b>
<b>в галузі знань</b>	<b>17 Електроніка та телекомунікації</b>
<b>спеціальності</b>	<b>171 Електроніка</b>
<b>спеціалізації</b>	<b>Електронні компоненти і системи</b>

Ухвалено  
кафедрою промислової електроніки  
протокол № 1 від 23.08.2017 р.

зав. кафедри ПЕ

\_\_\_\_\_ проф. Ямненко Ю.С.

Київ 2017

НАЦІОНАЛЬНИЙ ТЕХНІЧНИЙ УНІВЕРСИТЕТ УКРАЇНИ  
«КИЇВСЬКИЙ ПОЛІТЕХНІЧНИЙ ІНСТИТУТ ІМЕНІ ІГОРЯ СІКОРСЬКОГО»

Освітньо-кваліфікаційний рівень магістр  
Напрямок підготовки 17 Електроніка та телекомунікації  
Спеціальність 7171 Електроніка Семестр 9  
Кредитний модуль Мікропроцесорні системи

**ЕКЗАМЕНАЦІЙНИЙ БІЛЕТ № 1**

1. Які задачі вирішують інтелектуальні вузли розподіленої мікроконтролерної мережі? Вкажіть переваги перед централізованою системою
2. Опишіть блок генератора швидкості зв'язку модуля TWI.
3. Задача *Наведіть структурну схему та програму на асемблері МК51 передачі 1 байта по інтерфейсу UART в режим 0. Забезпечити максимальну швидкість передачі при частоті CPU 12МГц.*

Затверджено на засіданні кафедри промислової електроніки  
Протокол № 6 від 8 листопада 2017 р.  
Зав кафедрою \_\_\_\_\_ Ямненко Ю.С.  
Екзаменатор \_\_\_\_\_ Терещенко Т.О.

НАЦІОНАЛЬНИЙ ТЕХНІЧНИЙ УНІВЕРСИТЕТ УКРАЇНИ  
«КИЇВСЬКИЙ ПОЛІТЕХНІЧНИЙ ІНСТИТУТ ІМЕНІ ІГОРЯ СІКОРСЬКОГО»

Освітньо-кваліфікаційний рівень магістр  
Напрямок підготовки 17 Електроніка та телекомунікації  
Спеціальність 7171 Електроніка Семестр 9  
Кредитний модуль Мікропроцесорні системи

**ЕКЗАМЕНАЦІЙНИЙ БІЛЕТ № 2**

1. Які інтерфейси використовуються в розподілених мікроконтролерних мережах?
2. Коротко опишіть однопровідний інтерфейс 1-Wire.
3. Задача *Наведіть структурну схему та програму на асемблері МК51 прийому 1 байта по інтерфейсу UART в режим 10. Забезпечити максимальну швидкість передачі при частоті CPU 12МГц.*

Затверджено на засіданні кафедри промислової електроніки  
Протокол № 6 від 8 листопада 2017 р.  
Зав кафедрою \_\_\_\_\_ Ямненко Ю.С.  
Екзаменатор \_\_\_\_\_ Терещенко Т.О.

НАЦІОНАЛЬНИЙ ТЕХНІЧНИЙ УНІВЕРСИТЕТ УКРАЇНИ  
«КИЇВСЬКИЙ ПОЛІТЕХНІЧНИЙ ІНСТИТУТ ІМЕНІ ІГОРЯ СІКОРСЬКОГО»

Освітньо-кваліфікаційний рівень магістр  
Напрямок підготовки 17 Електроніка та телекомунікації  
Спеціальність 7171 Електроніка Семестр 9  
Кредитний модуль Мікропроцесорні системи

**ЕКЗАМЕНАЦІЙНИЙ БІЛЕТ № 3**

1. Які існують методи арбітражу в розподілених мікроконтролерних мережах?
2. Для чого використовується система автоматизації на базі мереж MicroLAN?
3. Задача *Наведіть структурну схему та програму на асемблері МК51 передачі 1 байта по інтерфейсу UART в режимі 1*

Затверджено на засіданні кафедри промислової електроніки  
Протокол № 6 від 8 листопада 2017 р.  
Зав кафедрою \_\_\_\_\_ Ямненко Ю.С.  
Екзаменатор \_\_\_\_\_ Терещенко Т.О.

НАЦІОНАЛЬНИЙ ТЕХНІЧНИЙ УНІВЕРСИТЕТ УКРАЇНИ  
«КИЇВСЬКИЙ ПОЛІТЕХНІЧНИЙ ІНСТИТУТ ІМЕНІ ІГОРЯ СІКОРСЬКОГО»

Освітньо-кваліфікаційний рівень магістр  
Напрямок підготовки 17 Електроніка та телекомунікації  
Спеціальність 7171 Електроніка Семестр 9  
Кредитний модуль Мікропроцесорні системи

**ЕКЗАМЕНАЦІЙНИЙ БІЛЕТ № 4**

1. Коротко опишіть режими роботи послідовного інтерфейсу мікроконтролера МК-51.
2. Як здійснюється обмін інформацією по шині 1-Wire?
3. *Задача Підключити АЦП до системної шини ПЕОМ ІВМАТ у режимі простого вводу і здійснити заповнення області ОЗП ІВМДС:2000Н даними від АЦП. Зчитування здійснювати 1 раз у секунду протягом 1 хвилини. При підключенні АЦП користуватися припустимою адресною областю користувача.*

Затверджено на засіданні кафедри промислової електроніки  
Протокол № 6 від 8 листопада 2017 р.  
Зав кафедрою Ямненко Ю.С.  
Екзаменатор Терещенко Т.О.

НАЦІОНАЛЬНИЙ ТЕХНІЧНИЙ УНІВЕРСИТЕТ УКРАЇНИ  
«КИЇВСЬКИЙ ПОЛІТЕХНІЧНИЙ ІНСТИТУТ ІМЕНІ ІГОРЯ СІКОРСЬКОГО»

Освітньо-кваліфікаційний рівень магістр  
Напрямок підготовки 17 Електроніка та телекомунікації  
Спеціальність 7171 Електроніка Семестр 9  
Кредитний модуль Мікропроцесорні системи

**ЕКЗАМЕНАЦІЙНИЙ БІЛЕТ № 5**

1. Опишіть регістри інтерфейсу SPI.
2. Які існують типи системних шин, і чим вони відрізняються?
3. *Задача Підключити ЦАП до системної шини ІВМРС/АТ, використовуючи область адрес 300-31FH. По користувальному перериванню ІСН організувати вивод на ЦАП даних із ОЗП DS: 3000H із частотою 18.2 Гц. Вивод продовжувати до появи символу "\$".*

Затверджено на засіданні кафедри промислової електроніки  
Протокол № 6 від 8 листопада 2017 р.  
Зав кафедрою Ямненко Ю.С.  
Екзаменатор Терещенко Т.О.

НАЦІОНАЛЬНИЙ ТЕХНІЧНИЙ УНІВЕРСИТЕТ УКРАЇНИ  
«КИЇВСЬКИЙ ПОЛІТЕХНІЧНИЙ ІНСТИТУТ ІМЕНІ ІГОРЯ СІКОРСЬКОГО»

Освітньо-кваліфікаційний рівень магістр  
Напрямок підготовки 17 Електроніка та телекомунікації  
Спеціальність 7171 Електроніка Семестр 9  
Кредитний модуль Мікропроцесорні системи

**ЕКЗАМЕНАЦІЙНИЙ БІЛЕТ № 6**

1. Коротко опишіть роботу інтерфейсу SPI.
2. Опишіть шину ISA. В чому її особливості?
3. *Задача Наведіть структурну схему та програму на асемблері AVR або Сі прийому масива байт по інтерфейсу SPI*

Затверджено на засіданні кафедри промислової електроніки  
Протокол № 6 від 8 листопада 2017 р.  
Зав кафедрою Ямненко Ю.С.  
Екзаменатор Терещенко Т.О.

НАЦІОНАЛЬНИЙ ТЕХНІЧНИЙ УНІВЕРСИТЕТ УКРАЇНИ  
«КИЇВСЬКИЙ ПОЛІТЕХНІЧНИЙ ІНСТИТУТ ІМЕНІ ІГОРЯ СІКОРСЬКОГО»

Освітньо-кваліфікаційний рівень магістр  
Напрямок підготовки 17 Електроніка та телекомунікації  
Спеціальність 7171 Електроніка Семестр 9  
Кредитний модуль Мікропроцесорні системи

**ЕКЗАМЕНАЦІЙНИЙ БІЛЕТ № 7**

1. Опишіть архітектуру 4x–проводної SPI шини з одним ведучим і декількома веденими. Як її можна вдосконалити?
2. Як організована системна шина в комп'ютері IBM PC AT
3. Задача *Наведіть структурну схему та програму на асемблері AVR або Cі передачі масива байт по інтерфейсу SPI*

Затверджено на засіданні кафедри промислової електроніки  
Протокол № 6 від 8 листопада 2017 р.  
Зав кафедрою Ямненко Ю.С.  
Екзаменатор Терещенко Т.О.

НАЦІОНАЛЬНИЙ ТЕХНІЧНИЙ УНІВЕРСИТЕТ УКРАЇНИ  
«КИЇВСЬКИЙ ПОЛІТЕХНІЧНИЙ ІНСТИТУТ ІМЕНІ ІГОРЯ СІКОРСЬКОГО»

Освітньо-кваліфікаційний рівень магістр  
Напрямок підготовки 17 Електроніка та телекомунікації  
Спеціальність 7171 Електроніка Семестр 9  
Кредитний модуль Мікропроцесорні системи

**ЕКЗАМЕНАЦІЙНИЙ БІЛЕТ № 8**

1. Опишіть архітектуру 4x–проводної SPI шини з двома ведучими. Як її можна вдосконалити?
2. Структурна схема системного модуля IBM PC AT
3. Задача *Наведіть структурну схему та програму на асемблері AVR для прийому 1 байта по інтерфейсу TWI*

Затверджено на засіданні кафедри промислової електроніки  
Протокол № 6 від 8 листопада 2017 р.  
Зав кафедрою Ямненко Ю.С.  
Екзаменатор Терещенко Т.О.

НАЦІОНАЛЬНИЙ ТЕХНІЧНИЙ УНІВЕРСИТЕТ УКРАЇНИ  
«КИЇВСЬКИЙ ПОЛІТЕХНІЧНИЙ ІНСТИТУТ ІМЕНІ ІГОРЯ СІКОРСЬКОГО»

Освітньо-кваліфікаційний рівень магістр  
Напрямок підготовки 17 Електроніка та телекомунікації  
Спеціальність 7171 Електроніка Семестр 9  
Кредитний модуль Мікропроцесорні системи

**ЕКЗАМЕНАЦІЙНИЙ БІЛЕТ № 9**

1. Опишіть двопроцесорну архітектуру SPI шини з ресурсом, що розділяється.
2. Функції південного моста системного модуля IBM PC AT
3. Задача *Наведіть структурну схему та програму на асемблері AVR для передачі 1 байта по інтерфейсу TWI*

Затверджено на засіданні кафедри промислової електроніки  
Протокол № 6 від 8 листопада 2017 р.  
Зав кафедрою Ямненко Ю.С.  
Екзаменатор Терещенко Т.О.

НАЦІОНАЛЬНИЙ ТЕХНІЧНИЙ УНІВЕРСИТЕТ УКРАЇНИ  
«КИЇВСЬКИЙ ПОЛІТЕХНІЧНИЙ ІНСТИТУТ ІМЕНІ ІГОРЯ СІКОРСЬКОГО»

Освітньо-кваліфікаційний рівень магістр  
Напрямок підготовки 17 Електроніка та телекомунікації  
Спеціальність 7171 Електроніка Семестр 9  
Кредитний модуль Мікропроцесорні системи

**ЕКЗАМЕНАЦІЙНИЙ БІЛЕТ № 10**

1. Опишіть двопроцесорну архітектуру SPI шини з розділеним ресурсом і лініями запиту шини.
2. Функції північного моста системного модуля IBM PC AT
3. *Задача Ініціалізувати послідовний порт на довжину слова 8 біт, парність, швидкість обміну 9600 бод і здійснити передачу даних із ОЗП DS: BX через COM1. Передачу закінчити по символі IAH.*

Затверджено на засіданні кафедри промислової електроніки  
Протокол № 6 від 8 листопада 2017 р.  
Зав кафедрою \_\_\_\_\_ Ямненко Ю.С.  
Екзаменатор \_\_\_\_\_ Терещенко Т.О.

НАЦІОНАЛЬНИЙ ТЕХНІЧНИЙ УНІВЕРСИТЕТ УКРАЇНИ  
«КИЇВСЬКИЙ ПОЛІТЕХНІЧНИЙ ІНСТИТУТ ІМЕНІ ІГОРЯ СІКОРСЬКОГО»

Освітньо-кваліфікаційний рівень магістр  
Напрямок підготовки 17 Електроніка та телекомунікації  
Спеціальність 7171 Електроніка Семестр 9  
Кредитний модуль Мікропроцесорні системи

**ЕКЗАМЕНАЦІЙНИЙ БІЛЕТ № 11**

1. Область застосування шини I2C? Вкажіть її переваги і недоліки.
2. Схема та функції системного таймеру IBM PC AT
3. *Задача Підключити до системної шини IBMPC/AT паралельний інтерфейс KP580BB55A у режимі простого вивода для всіх портів. Початкова адреса VIC - 310H. Вивести інформацію з області пам'яті на порт A з максимально можливою швидкістю.*

Затверджено на засіданні кафедри промислової електроніки  
Протокол № 6 від 8 листопада 2017 р.  
Зав кафедрою \_\_\_\_\_ Ямненко Ю.С.  
Екзаменатор \_\_\_\_\_ Терещенко Т.О.

НАЦІОНАЛЬНИЙ ТЕХНІЧНИЙ УНІВЕРСИТЕТ УКРАЇНИ  
«КИЇВСЬКИЙ ПОЛІТЕХНІЧНИЙ ІНСТИТУТ ІМЕНІ ІГОРЯ СІКОРСЬКОГО»

Освітньо-кваліфікаційний рівень магістр  
Напрямок підготовки 17 Електроніка та телекомунікації  
Спеціальність 7171 Електроніка Семестр 9  
Кредитний модуль Мікропроцесорні системи

**ЕКЗАМЕНАЦІЙНИЙ БІЛЕТ № 12**

1. Область застосування шини I2C? Вкажіть її переваги і недоліки.
2. Які функції виконує системний порт IBM PC AT?
3. *Задача Ініціалізувати послідовний порт на швидкість 300 бод, 8 біт даних, контроль по непарності і здійснити зчитування файлу в пам'ять і передачу через COM2.*

Затверджено на засіданні кафедри промислової електроніки  
Протокол № 6 від 8 листопада 2017 р.  
Зав кафедрою \_\_\_\_\_ Ямненко Ю.С.  
Екзаменатор \_\_\_\_\_ Терещенко Т.О.

НАЦІОНАЛЬНИЙ ТЕХНІЧНИЙ УНІВЕРСИТЕТ УКРАЇНИ  
«КИЇВСЬКИЙ ПОЛІТЕХНІЧНИЙ ІНСТИТУТ ІМЕНІ ІГОРЯ СІКОРСЬКОГО»

Освітньо-кваліфікаційний рівень магістр  
Напрямок підготовки 17 Електроніка та телекомунікації  
Спеціальність 7171 Електроніка Семестр 9  
Кредитний модуль Мікропроцесорні системи

**ЕКЗАМЕНАЦІЙНИЙ БІЛЕТ № 13**

1. Як здійснюється пересилка біта даних по шині I2C?
2. Які дані зберігає CMOS пам'ять IBM PC AT?
3. Задача Підключити до паралельного порту (LPT1) мікросхему K1810BB55A у режимі виводу, що створює інформацію. Організувати вивід інформації в порт A впродовж однієї хвилини після запуску.

Затверджено на засіданні кафедри промислової електроніки  
Протокол № 6 від 8 листопада 2017 р.  
Зав кафедрою \_\_\_\_\_ Ямненко Ю.С.  
Екзаменатор \_\_\_\_\_ Терещенко Т.О.

НАЦІОНАЛЬНИЙ ТЕХНІЧНИЙ УНІВЕРСИТЕТ УКРАЇНИ  
«КИЇВСЬКИЙ ПОЛІТЕХНІЧНИЙ ІНСТИТУТ ІМЕНІ ІГОРЯ СІКОРСЬКОГО»

Освітньо-кваліфікаційний рівень магістр  
Напрямок підготовки 17 Електроніка та телекомунікації  
Спеціальність 7171 Електроніка Семестр 9  
Кредитний модуль Мікропроцесорні системи

**ЕКЗАМЕНАЦІЙНИЙ БІЛЕТ № 14**

1. Опишіть сигнали START и STOP шини I2C.
2. Структурна схема системи переривань IBM PC AT
3. Який пристрій починає тайм-слот при передачі від ведучого до ведомого пристрою по інтерфейсу 1 wire?

Затверджено на засіданні кафедри промислової електроніки  
Протокол № 6 від 8 листопада 2017 р.  
Зав кафедрою \_\_\_\_\_ Ямненко Ю.С.  
Екзаменатор \_\_\_\_\_ Терещенко Т.О.

НАЦІОНАЛЬНИЙ ТЕХНІЧНИЙ УНІВЕРСИТЕТ УКРАЇНИ  
«КИЇВСЬКИЙ ПОЛІТЕХНІЧНИЙ ІНСТИТУТ ІМЕНІ ІГОРЯ СІКОРСЬКОГО»

Освітньо-кваліфікаційний рівень магістр  
Напрямок підготовки 17 Електроніка та телекомунікації  
Спеціальність 7171 Електроніка Семестр 9  
Кредитний модуль Мікропроцесорні системи

**ЕКЗАМЕНАЦІЙНИЙ БІЛЕТ № 15**

1. Опишіть формат байта шини I2C.
2. Для чого потрібен адаптер паралельного інтерфейсу IBM PC AT? Які три групи ліній має адаптер?
3. Яка максимальна швидкість передачі в системі з CAN інтерфейсом (в кбод)?

Затверджено на засіданні кафедри промислової електроніки  
Протокол № 6 від 8 листопада 2017 р.  
Зав кафедрою \_\_\_\_\_ Ямненко Ю.С.  
Екзаменатор \_\_\_\_\_ Терещенко Т.О.

НАЦІОНАЛЬНИЙ ТЕХНІЧНИЙ УНІВЕРСИТЕТ УКРАЇНИ  
«КИЇВСЬКИЙ ПОЛІТЕХНІЧНИЙ ІНСТИТУТ ІМЕНІ ІГОРЯ СІКОРСЬКОГО»

Освітньо-кваліфікаційний рівень магістр  
Напрямок підготовки 17 Електроніка та телекомунікації  
Спеціальність 7171 Електроніка Семестр 9  
Кредитний модуль Мікропроцесорні системи

**ЕКЗАМЕНАЦІЙНИЙ БІЛЕТ № 16**

1. Як здійснюється підтвердження при передачі даних шини I2C?
2. Часова діаграма роботи LPT-порту.
3. Яка максимальна відстань передачі в системі з [CAN](#) інтерфейсом (в м)?

Затверджено на засіданні кафедри промислової електроніки  
Протокол № 6 від 8 листопада 2017 р.  
Зав кафедрою \_\_\_\_\_ Ямненко Ю.С.  
Екзаменатор \_\_\_\_\_ Терещенко Т.О.

НАЦІОНАЛЬНИЙ ТЕХНІЧНИЙ УНІВЕРСИТЕТ УКРАЇНИ  
«КИЇВСЬКИЙ ПОЛІТЕХНІЧНИЙ ІНСТИТУТ ІМЕНІ ІГОРЯ СІКОРСЬКОГО»

Освітньо-кваліфікаційний рівень магістр  
Напрямок підготовки 17 Електроніка та телекомунікації  
Спеціальність 7171 Електроніка Семестр 9  
Кредитний модуль Мікропроцесорні системи

**ЕКЗАМЕНАЦІЙНИЙ БІЛЕТ № 17**

1. Як здійснюється синхронізація по шині I2C?
2. Які кроки включає в себе процедура виведення байту по інтерфейсу Centronics?
3. Задача *Яка буде швидкість передачі по інтерфейсу [SPI](#), якщо вміст регістра `SPIOSCR` дорівнює 25H? Значення частоти системного генератора прийняти 1 МГц.*

Затверджено на засіданні кафедри промислової електроніки  
Протокол № 6 від 8 листопада 2017 р.  
Зав кафедрою \_\_\_\_\_ Ямненко Ю.С.  
Екзаменатор \_\_\_\_\_ Терещенко Т.О.

НАЦІОНАЛЬНИЙ ТЕХНІЧНИЙ УНІВЕРСИТЕТ УКРАЇНИ  
«КИЇВСЬКИЙ ПОЛІТЕХНІЧНИЙ ІНСТИТУТ ІМЕНІ ІГОРЯ СІКОРСЬКОГО»

Освітньо-кваліфікаційний рівень магістр  
Напрямок підготовки 17 Електроніка та телекомунікації  
Спеціальність 7171 Електроніка Семестр 9  
Кредитний модуль Мікропроцесорні системи

**ЕКЗАМЕНАЦІЙНИЙ БІЛЕТ № 18**

1. Як здійснюється арбітраж по шині I2C?
2. Опишіть функції BIOS для LPT-порту.
3. Назвіть максимальну кількість мікросхем в системі з [CAN](#) інтерфейсом

Затверджено на засіданні кафедри промислової електроніки  
Протокол № 6 від 8 листопада 2017 р.  
Зав кафедрою \_\_\_\_\_ Ямненко Ю.С.  
Екзаменатор \_\_\_\_\_ Терещенко Т.О.

НАЦІОНАЛЬНИЙ ТЕХНІЧНИЙ УНІВЕРСИТЕТ УКРАЇНИ  
«КИЇВСЬКИЙ ПОЛІТЕХНІЧНИЙ ІНСТИТУТ ІМЕНІ ІГОРЯ СІКОРСЬКОГО»

Освітньо-кваліфікаційний рівень магістр

Напрямок підготовки 17 Електроніка та телекомунікації

Спеціальність 7171 Електроніка Семестр 9

Кредитний модуль Мікропроцесорні системи

**ЕКЗАМЕНАЦІЙНИЙ БІЛЕТ № 19**

1. Як використовується механізм синхронізації при процедурі управління по шині I2C?
2. Опишіть режими передачі даних по протоколу Centronics.
3. Який пристрій починає тайм-слот при передачі від ведучого до ведомого пристрою по інтерфейсу 1 wire?

Затверджено на засіданні кафедри промислової електроніки

Протокол № 6 від 8 листопада 2017 р.

Зав кафедрою \_\_\_\_\_ Ямненко Ю.С.

Екзаменатор \_\_\_\_\_ Терещенко Т.О.

НАЦІОНАЛЬНИЙ ТЕХНІЧНИЙ УНІВЕРСИТЕТ УКРАЇНИ  
«КИЇВСЬКИЙ ПОЛІТЕХНІЧНИЙ ІНСТИТУТ ІМЕНІ ІГОРЯ СІКОРСЬКОГО»

Освітньо-кваліфікаційний рівень магістр

Напрямок підготовки 17 Електроніка та телекомунікації

Спеціальність 7171 Електроніка Семестр 9

Кредитний модуль Мікропроцесорні системи

**ЕКЗАМЕНАЦІЙНИЙ БІЛЕТ № 20**

1. Як здійснюється 7-бітова адресація по шині I2C?
2. Як реалізується напівбайтний режим введення – Nibble Mode?
3. Задача *Скільки байт передається за 16 сек при використанні інтерфейсу I2C в стандартному режимі?*

Затверджено на засіданні кафедри промислової електроніки

Протокол № 6 від 8 листопада 2017 р.

Зав кафедрою \_\_\_\_\_ Ямненко Ю.С.

Екзаменатор \_\_\_\_\_ Терещенко Т.О.

НАЦІОНАЛЬНИЙ ТЕХНІЧНИЙ УНІВЕРСИТЕТ УКРАЇНИ  
«КИЇВСЬКИЙ ПОЛІТЕХНІЧНИЙ ІНСТИТУТ ІМЕНІ ІГОРЯ СІКОРСЬКОГО»

Освітньо-кваліфікаційний рівень магістр

Напрямок підготовки 17 Електроніка та телекомунікації

Спеціальність 7171 Електроніка Семестр 9

Кредитний модуль Мікропроцесорні системи

**ЕКЗАМЕНАЦІЙНИЙ БІЛЕТ № 21**

1. Опишіть призначення байту старту для шини I2C.
2. Як реалізується двонапрямлений байтний режим – Byte Mode?
3. Скільки байт передається по I2C інтерфейсу за {t} сек в швидкому режимі?

Затверджено на засіданні кафедри промислової електроніки

Протокол № 6 від 8 листопада 2017 р.

Зав кафедрою \_\_\_\_\_ Ямненко Ю.С.

Екзаменатор \_\_\_\_\_ Терещенко Т.О.



НАЦІОНАЛЬНИЙ ТЕХНІЧНИЙ УНІВЕРСИТЕТ УКРАЇНИ  
«КИЇВСЬКИЙ ПОЛІТЕХНІЧНИЙ ІНСТИТУТ ІМЕНІ ІГОРЯ СІКОРСЬКОГО»

Освітньо-кваліфікаційний рівень магістр  
Напрямок підготовки 17 Електроніка та телекомунікації  
Спеціальність 7171 Електроніка Семестр 9  
Кредитний модуль Мікропроцесорні системи

**ЕКЗАМЕНАЦІЙНИЙ БІЛЕТ № 22**

1. Опишіть основні характеристики двопровідного послідовного інтерфейсу TWI.
2. Для чого призначений протокол EPP? Коротко опишіть цикли обміну які забезпечує даний протокол.
3. Умова кінця передачі даних по інтерфейсу I2C

Затверджено на засіданні кафедри промислової електроніки  
Протокол № 6 від 8 листопада 2017 р.  
Зав кафедрою \_\_\_\_\_ Ямненко Ю.С.  
Екзаменатор \_\_\_\_\_ Терещенко Т.О.

НАЦІОНАЛЬНИЙ ТЕХНІЧНИЙ УНІВЕРСИТЕТ УКРАЇНИ  
«КИЇВСЬКИЙ ПОЛІТЕХНІЧНИЙ ІНСТИТУТ ІМЕНІ ІГОРЯ СІКОРСЬКОГО»

Освітньо-кваліфікаційний рівень магістр  
Напрямок підготовки 17 Електроніка та телекомунікації  
Спеціальність 7171 Електроніка Семестр 9  
Кредитний модуль Мікропроцесорні системи

**ЕКЗАМЕНАЦІЙНИЙ БІЛЕТ № 23**

1. Коротко опишіть реєстри TWI.
2. Для чого призначений протокол ECP? Коротко опишіть цикли обміну які забезпечує даний протокол.
4. Умова початку передачі даних по інтерфейсу I2C

Затверджено на засіданні кафедри промислової електроніки  
Протокол № 6 від 8 листопада 2017 р.  
Зав кафедрою \_\_\_\_\_ Ямненко Ю.С.  
Екзаменатор \_\_\_\_\_ Терещенко Т.О.

НАЦІОНАЛЬНИЙ ТЕХНІЧНИЙ УНІВЕРСИТЕТ УКРАЇНИ  
«КИЇВСЬКИЙ ПОЛІТЕХНІЧНИЙ ІНСТИТУТ ІМЕНІ ІГОРЯ СІКОРСЬКОГО»

Освітньо-кваліфікаційний рівень магістр  
Напрямок підготовки 17 Електроніка та телекомунікації  
Спеціальність 7171 Електроніка Семестр 9  
Кредитний модуль Мікропроцесорні системи

**ЕКЗАМЕНАЦІЙНИЙ БІЛЕТ № 24**

1. Яка послідовність обслуговування TWI при типовій передачі?
2. Як проводиться узгодження режимів IEEE1284?
3. Скільки семплів використовується для визначення старт-біта в передачі по інтерфейсу UART?

Затверджено на засіданні кафедри промислової електроніки  
Протокол № 6 від 8 листопада 2017 р.  
Зав кафедрою \_\_\_\_\_ Ямненко Ю.С.  
Екзаменатор \_\_\_\_\_ Терещенко Т.О.

НАЦІОНАЛЬНИЙ ТЕХНІЧНИЙ УНІВЕРСИТЕТ УКРАЇНИ  
«КИЇВСЬКИЙ ПОЛІТЕХНІЧНИЙ ІНСТИТУТ ІМЕНІ ІГОРЯ СІКОРСЬКОГО»

Освітньо-кваліфікаційний рівень магістр

Напрямок підготовки 17 Електроніка та телекомунікації

Спеціальність 7171 Електроніка Семестр 9

Кредитний модуль Мікропроцесорні системи

**ЕКЗАМЕНАЦІЙНИЙ БІЛЕТ № 25**

1. Опишіть технічні характеристики CAN інтерфейсу.
2. Вкажіть переваги та недоліки послідовної передачі. Як здійснюється фазова синхронізація?
3. Скільки семплів використовується для визначення стоп-біта в передачі по інтерфейсу UART?

Затверджено на засіданні кафедри промислової електроніки

Протокол № 6 від 8 листопада 2017 р.

Зав кафедрою Ямненко Ю.С.

Екзаменатор Терещенко Т.О.

НАЦІОНАЛЬНИЙ ТЕХНІЧНИЙ УНІВЕРСИТЕТ УКРАЇНИ  
«КИЇВСЬКИЙ ПОЛІТЕХНІЧНИЙ ІНСТИТУТ ІМЕНІ ІГОРЯ СІКОРСЬКОГО»

Освітньо-кваліфікаційний рівень магістр

Напрямок підготовки 17 Електроніка та телекомунікації

Спеціальність 7171 Електроніка Семестр 9

Кредитний модуль Мікропроцесорні системи

**ЕКЗАМЕНАЦІЙНИЙ БІЛЕТ № 26**

1. Принцип роботи CAN інтерфейсу.
2. Як здійснюється послівна і бітова синхронізація?
3. Скільки семплів використовується для визначення біта даних в передачі по інтерфейсу UART?

Затверджено на засіданні кафедри промислової електроніки

Протокол № 6 від 8 листопада 2017 р.

Зав кафедрою Ямненко Ю.С.

Екзаменатор Терещенко Т.О.

НАЦІОНАЛЬНИЙ ТЕХНІЧНИЙ УНІВЕРСИТЕТ УКРАЇНИ  
«КИЇВСЬКИЙ ПОЛІТЕХНІЧНИЙ ІНСТИТУТ ІМЕНІ ІГОРЯ СІКОРСЬКОГО»

Освітньо-кваліфікаційний рівень магістр

Напрямок підготовки 17 Електроніка та телекомунікації

Спеціальність 7171 Електроніка Семестр 9

Кредитний модуль Мікропроцесорні системи

**ЕКЗАМЕНАЦІЙНИЙ БІЛЕТ № 27**

1. Як досягається висока надійність CAN інтерфейсу?
2. Коротко опишіть інтерфейс RS-232-C. Вкажіть в чому його особливість, як здійснюється передача даних?
3. У якому хронологічному порядку створювалися шини EISA, ISA, VLB, PCI, AGP у персональних комп'ютерах?

Затверджено на засіданні кафедри промислової електроніки

Протокол № 6 від 8 листопада 2017 р.

Зав кафедрою Ямненко Ю.С.

Екзаменатор Терещенко Т.О.

НАЦІОНАЛЬНИЙ ТЕХНІЧНИЙ УНІВЕРСИТЕТ УКРАЇНИ  
«КИЇВСЬКИЙ ПОЛІТЕХНІЧНИЙ ІНСТИТУТ ІМЕНІ ІГОРЯ СІКОРСЬКОГО»

Освітньо-кваліфікаційний рівень магістр  
Напрямок підготовки 17 Електроніка та телекомунікації  
Спеціальність 7171 Електроніка . Семестр 9  
Кредитний модуль Мікропроцесорні системи

**ЕКЗАМЕНАЦІЙНИЙ БІЛЕТ № 28**

1. Як здійснюється арбітраж CAN шини?
2. Коротко опишіть інтерфейс RS-485. В чому відмінність RS-485 від RS-232-C?
3. Який стандартний рівень сигналів інтерфейсу RS-232C?

Затверджено на засіданні кафедри промислової електроніки  
Протокол № 6 від 8 листопада 2017 р.  
Зав кафедрою \_\_\_\_\_ Ямненко Ю.С.  
Екзаменатор \_\_\_\_\_ Терещенко Т.О.

---

НАЦІОНАЛЬНИЙ ТЕХНІЧНИЙ УНІВЕРСИТЕТ УКРАЇНИ  
«КИЇВСЬКИЙ ПОЛІТЕХНІЧНИЙ ІНСТИТУТ ІМЕНІ ІГОРЯ СІКОРСЬКОГО»

Освітньо-кваліфікаційний рівень магістр  
Напрямок підготовки 17 Електроніка та телекомунікації  
Спеціальність 7171 Електроніка . Семестр 9  
Кредитний модуль Мікропроцесорні системи

**ЕКЗАМЕНАЦІЙНИЙ БІЛЕТ № 29**

1. Як здійснюється виявлення помилок CAN шини?
2. Для чого призначена периферійна шина USB? Опишіть технологію USB
3. Для чого служить другий лічильник таймера IBM PC?

Затверджено на засіданні кафедри промислової електроніки  
Протокол № 6 від 8 листопада 2017 р.  
Зав кафедрою \_\_\_\_\_ Ямненко Ю.С.  
Екзаменатор \_\_\_\_\_ Терещенко Т.О.

---

НАЦІОНАЛЬНИЙ ТЕХНІЧНИЙ УНІВЕРСИТЕТ УКРАЇНИ  
«КИЇВСЬКИЙ ПОЛІТЕХНІЧНИЙ ІНСТИТУТ ІМЕНІ ІГОРЯ СІКОРСЬКОГО»

Освітньо-кваліфікаційний рівень магістр  
Напрямок підготовки 17 Електроніка та телекомунікації  
Спеціальність 7171 Електроніка . Семестр 9  
Кредитний модуль Мікропроцесорні системи

**ЕКЗАМЕНАЦІЙНИЙ БІЛЕТ № 30**

1. Опишіть формат CAN повідомлення.
2. Які функції виконує хост та хаб в шині USB?
3. Скільки раз за секунду спрацьовує переривання INT8 ?

Затверджено на засіданні кафедри промислової електроніки  
Протокол № 6 від 8 листопада 2017 р.  
Зав кафедрою \_\_\_\_\_ Ямненко Ю.С.  
Екзаменатор \_\_\_\_\_ Терещенко Т.О.